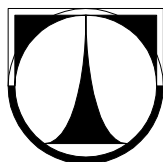


TECHNICKÁ UNIVERZITA V LIBERCI
Fakulta mechatroniky, informatiky a mezioborových studií



BAKALÁŘSKÁ PRÁCE

Liberec 2009

František Matyska

TECHNICKÁ UNIVERZITA V LIBERCI
Fakulta mechatroniky, informatiky a mezioborových studií

Studijní program: B2612 – Elektrotechnika a informatika
Studijní obor: 2612R011 – Elektronické informační a řídicí systémy

Sada periferních modulů pro CoolRunnerII
Starter Kit

Set of Peripheral Modules for CoolRunnerII
Starter Kit

Bakalářská práce

Autor: **František Matyska**

Vedoucí práce: Ing. Zbyněk Mader, Ph.D.

V Liberci 25. 5. 2009

Originál zadání

Prohlášení

Byl jsem seznámen s tím, že na mou bakalářskou práci se plně vztahuje zákon č. 121/2000 o právu autorském, zejména § 60 (školní dílo).

Beru na vědomí, že TUL má právo na uzavření licenční smlouvy o užití mé bakalářské práce a prohlašuji, že **s o u h l a s í m** s případným užitím mé bakalářské práce (prodej, zapůjčení apod.).

Jsem si vědom toho, že užít své bakalářské práce či poskytnout licenci k jejímu využití mohu jen se souhlasem TUL, která má právo ode mne požadovat přiměřený příspěvek na úhradu nákladů, vynaložených univerzitou na vytvoření díla (až do jejich skutečné výše).

Bakalářskou práci jsem vypracoval samostatně s použitím uvedené literatury a na základě konzultací s vedoucím bakalářské práce a konzultantem.

25. 5. 2009

František Matyska

Abstrakt

V první části této bakalářské práce je vytvořen přehled A/D a D/A převodníků, který je řazen podle způsobu komunikace převodníku s okolím. Tento seznam obsahuje pouze některé převodníky, které zastupují celou skupinu s danou komunikací. V další části je popsáno sériové periferní rozhraní SPI. Toto rozhraní se používá pro komunikaci periférií s řídicími obvody. Hlavní část je věnována návrhu a realizaci čtyř externích modulů pro CoolRunnerII Starter Kit. Jsou to moduly napěťového A/D převodníku a napěťového D/A převodníku, komunikující pomocí sériového periferního rozhraní SPI. Dále modul obsahující osm tlačítek ošetřených proti zákmitu. Poslední periferie obsahuje dvoumístný alfanumerický LED displej, který je ovládán po osmibitové sběrnici. Pro tyto periferie je navržen a realizován také ovladač a jsou pro ně navrženy desky plošných spojů.

Klíčová slova: A/D převodník, D/A převodník, sériové periferní rozhraní, modul tlačítek, displej

Abstract

In the first part of the bachelor work is created a summary of A/D and D/A converters, ordered by means of communication of the converter with other devices. This list contains only some converters, each one is representing a group with different mean of cummunication. In the next part is being described serial peripheral interface SPI. This interface is used for communication of peripherals with control circuits. Main part is focused on design and realisation of 4 external modules for CoolRunner II Starter Kit. Those modules are A/D and D/A converters, communicating using serial peripheral interface SPI. Next module contains 8 buttons with debounce filter. Last peripheral contains two digit alphanumeric LED display controled with 8-bit bus. For each of those peripherals is designed and created a driver and a PCB.

Key words: A/D converter, D/A converter, serial peripheral interface, module contains buttons, display

Obsah

Prohlášení.....	3
Abstrakt.....	4
Abstract	4
Obsah	5
Seznam použitých zkratk	6
Úvod.....	7
1 Přehled dostupných A/D a D/A převodníků.....	8
2 SPI (Serial Peripheral Interface).....	10
2.1 Základní tvar sériové komunikace	10
2.2 SPI (Serial Peripheral Interface)	10
3 Periferie pro CoolRunnerII Starter Kit	13
3.1 Modul tlačítek	13
3.2 Displej	15
3.3 D/A převodník.....	18
3.4 A/D převodník.....	23
4 Návrhy desek plošných spojů.....	28
Závěr	32
Literatura.....	33

Seznam použitých zkratek

A/D	(analogově digitální)
D/A	(digitálně analogový)
MSB	(most significant bit)
LSB	(least significant bit)
DPS	(deska plošných spojů)
TD	(transmit data)
RD	(recife data)
MOSI	(master out slave in)
MISO	(master in slave out)
CLK	(hodinový signál)
CS	(chip select)
SS	(slave select)
CE	(chip enable)
SPI	(serial peripheral interface)
SKO	(Schmittův klopný obvod)
IO	(integrovaný obvod)
SSO	(synchronní sekvenční obvod)
SDI	(serial data in)
SDO	(serial data out)
LDAC	(latch DAC input)

Úvod

V první kapitole této bakalářské práce je vytvořen seznam dostupných A/D a D/A napěťových převodníků. Tyto součástky umožňují transformaci analogové informace na digitální a naopak, čehož se velmi často využívá v celé řadě aplikací. V dnešní době existuje velice široká nabídka těchto součástek. V uvedeném seznamu jsou převodníky tříděny podle způsobu komunikace s okolím a je zde vypsáno vždy jen pár zástupců dané skupiny. Ve druhé části je popsána sériová komunikace SPI, která je využita při návrhu modulu A/D i D/A převodníku.

Hlavním cílem této bakalářské práce je vytvoření čtyř periférií A/D převodníku, D/A převodníku, tlačítka a displeje pro vývojový přípravek CoolRunnerII Starter Kit. Tento přípravek je vyráběný americkou firmou Xilinx a řadí se mezi komplexní programovatelná hradlová pole, označovaná jako CPLD. Je to součástka určená pro realizaci digitálních obvodů. Základní vlastností těchto hradlových polí je to, že musí být před prvním použitím naprogramovány. Nemají předem určenou žádnou funkci. Tato firma nabízí pro programování těchto obvodů volně dostupný softwarový nástroj ISE WebPack, pomocí kterého jsou vytvořeny i ovladače v této bakalářské práci. Tyto ovládací programy mají prověřit funkčnost navržených periférií.

Všechny čtyři periferie, které jsou zde navrženy, mají sloužit pro výuku předmětu Číslicová elektronika (ITE/CIE) na Fakultě mechatroniky, informatiky a mezioborových studií na Technické univerzitě v Liberci. S ohledem na to jsou navrženy i desky plošných spojů. Na těchto perifériích si studenti budou moci vyzkoušet realizovat sériovou komunikaci SPI, dále se seznámí s použitými sériovými A/D a D/A převodníky. Na modulu s alfanumerickým dvojmištným LED displejem bude možné realizovat složitější způsob ovládání displeje než doposud, kdy byla učebna vybavena pouze sedmi-segmentovými LED displeji. Modul s osmi tlačítky podstatně rozšíří možnosti ovládání všech programů. Doposud byla učebna vybavena pouze moduly se čtyřmi přepínači a zbylé vstupně/výstupní porty na používaném přípravku nebyly využity.

1 Přehled dostupných A/D a D/A převodníků

V dnešní době existuje velmi široký výběr A/D i D/A převodníků. Parametrů, podle kterých můžeme převodníky vybírat, je mnoho. Např. vzorkovací frekvence, citlivost, rychlost převodu, zkreslení, vzorkovací přesnost, kvantizační krok, kvantizační chyba, kvantizační šum. Zde jsou převodníky rozděleny podle způsobu komunikace s okolím.

Základní dělení komunikace je na sériovou a paralelní. Paralelní přenos je takový proces, kdy jsou všechna data přenášena najednou po více vodičích. Oproti tomu při sériové komunikaci se přenáší jednotlivé bity v řadě za sebou po jednom vodiči. V tabulce níže jsou vypsány některé A/D a D/A převodníky, které jsou uvedené v online katalogu firmy GM Elektronik a firmy Transfer multisort elektronik.

A/D převodníky	
název	popis
paralelní	
TC7109	12-bitový A/D převodník s třístavovými binárními výstupy
ADC0804CN	8-bitový A/D převodník
ADC0809CCN	8-bitový A/D převodník
ICL7109CPL	12bit A/D převodník
sériové	
AD7714AN-5	24- bitový, SPI, QSPI, MICROWIRE a DSP Compatible
AD7715	16- bitový, SPI, QSPI, MICROWIRE a DSP Compatible
AD7997BRUZ-0	8x10-bitový, I2C
ADC0831CCN	8-bitový, MICROWIRE
ADS1178IPAPT	8x16-bitový, SPI
LTC1860IS8	12-bitový, SPI
ADS1240E SMD	24- bitový, SPI
MAX1248ACPE	4x10-bitový, SPI, QSPI, MICROWIRE, TMS320
MAX189CCPA	12-bitový, SPI, QSPI, Microwire
MCP3201-BI/P	12-bitový, SPI
MCP3204-CI/SL	4x12-bitový, SPI
MCP3304-B/SL	13- bitový, SPI

D/A převodníky	
název	popis
paralelní DA	
AD7226KN	4 x 8-bitový D/A převodník, 8mi bitová sběrnice s řídicím signálem WR
AD7228ABNZ	8x 8-bitový D/A převodník
AD7524JN	8-bitový D/A převodník uM-compatible LC
AD7528JR	paralelní D/A převodník
AD7528KN	2 x 8-bitový D/A převodník
AD7545AKN	12-bitový D/A převodník CMOS
DAC0832	8-bitový D/A převodník
MAX502ACNG	DA převodník
MAX530BCWG	12-bitový D/A převodník
TLC7528CDW SMD	2x8-bitový D/A převodník
TLC7528CN	2x8-bitový D/A převodník
sériové DA	
AD421BRZ	16-bitový D/A převodník s proudovou smyčkou 4..20mA
AD5315BRM	4x10-bitový D/A převodník I2C compatabilní
TC1320EOA	8- bitový D/A převodník s SMBus/I2C
TDA8444	8x6-bitový D/A převodník I2C
LTC1257CN8	D/A převodník three-wire cascable serial interface
LTC1451SC8 SMD	12-bitový D/A převodník, three-wire cascable serial interface
MAX500ACPE-G	8-bitový, D/A převodník, three-wire cascable serial interface
MAX522CPA	2x8-bitový, D/A převodník, three-wire cascable serial interface
MAX529CWG	8x8-bitový, D/A převodník, three-wire cascable serial interface
MCP4822-E/P	dvoukanálový 12bitový D/A převodník s rozhráním SPI
MCP4921-E/SN	jednakanálový 12bitový D/A převodník s rozhráním SPI
MCP4922-E/SL	dvoukanálový 12bitový D/A převodník s rozhráním SPI

2 SPI (Serial Peripheral Interface)

Jak již název napovídá, jedná se o sériové rozhraní, sloužící pro připojování různých periférií. V této bakalářské práci je toto rozhraní využito u A/D i D/A převodníku. Sériová komunikace se využívá k propojování integrovaných obvodů (IO) z důvodu „malého“ počtu vývodů oproti komunikaci paralelní.

2.1 Základní tvar sériové komunikace

Základní tvar při sériovém asynchronním přenosu dat začíná start bitem. Po něm následují datové bity. Jako poslední je vyslán stop bit. Na obr. 1 je ukázka pro přenos osmi datových bitů.

start	db0	db1	db2	db3	db4	db5	db6	db7	stop	start
-------	-----	-----	-----	-----	-----	-----	-----	-----	------	-------

obr. 1 Základní tvar sériové komunikace

Nejmenší délka stop bitu musí být shodná s délkou datového bitu. Přenos dalšího slova je opět zahájen start bitem. O asynchronní přenos se jedná proto, že stop bit má definovanou pouze minimální délku. Může tedy být i delší. Přenos každého slova je zahájen a tedy i synchronizován start bitem. Délka start bitu a datového bitu se určí z požadované přenosové rychlosti následovně: doba trvání jednoho bitu (s) = $1 / \text{přenosová rychlost (Bd)}$. Přenosová rychlost se udává v Bd „baudech“ (počet bitů za sekundu). Neshoduje se však s počtem přenesených datových bitů za sekundu, protože je navíc přenášen start bit a stop bit. Standardně používané přenosové rychlosti pro asynchronní komunikaci jsou: 0,3; 1,2; 2,4; 4,8; 9,6; 19,2; 38,4; ...; 1250 kBd.

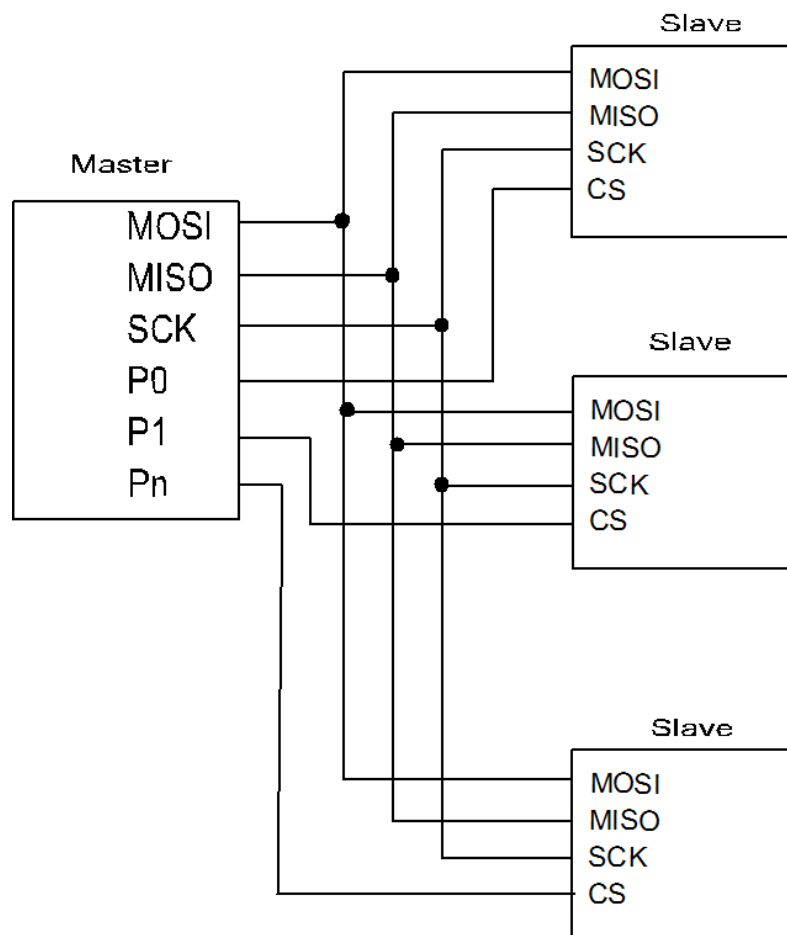
Přenos probíhá po jednom vodiči (nepočítáme-li společný vodič, zem). Vysílací strana je označována TD (TxD – transmit data) a přijímací strana RD (RxD – Receive data). Každé zařízení, které má tedy komunikovat obousměrně, má samostatný vysílač a přijímač.

2.2 SPI (Serial Peripheral Interface)

Toto rozhraní může být jednosměrné nebo obousměrné. Využívá se pro komunikaci mezi řídícími procesory a periferními obvody, případně dvěma mikrokontroléry navzájem. Komunikace probíhá po společné sběrnici. Adresace je realizována pomocí adresových vodičů. Pomocí SPI mohou být propojeny dva nebo více obvodů, z nichž jeden, obvykle procesor, je typu master a ostatní jsou typu slave. Master řídí komunikaci pomocí hodinového signálu. Pomocí CS – chip select (někdy

značeného SS - slave select) určuje, se kterým zařízením bude master komunikovat. Slave, pokud je aktivován pomocí signálu CS, pak přijímá nebo vysílá data podle hodinového signálu přiváděného z obvodu master.

Jednotlivé obvody jsou mezi sebou propojeny čtyřmi vodiči (MOSI, MISO, CLK, CS). Základní schéma zapojení je uvedeno na obr. 2.



obr. 2 Zapojení více obvodů pro komunikaci SPI

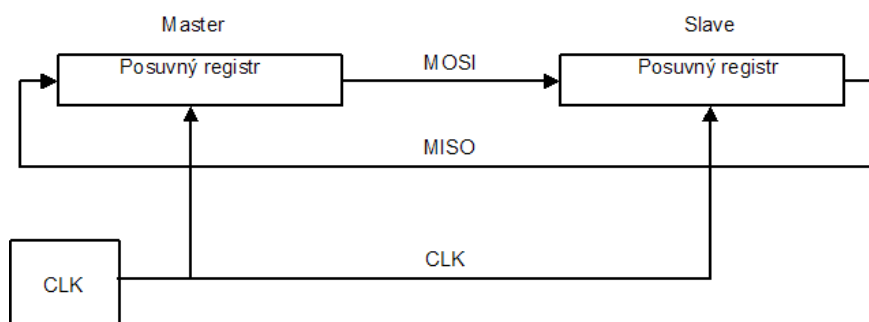
MOSI (Master Out, Slave In) – datový výstup obvodu Master je připojen na datový vstup obvodu Slave.

MISO (Master In, Slave Out) – datový výstup obvodu Slave je připojen na datový vstup obvodu Master.

CLK (Clock) – hodinový výstup obvodu Master je připojen na hodinové vstupy všech obvodů Slave.

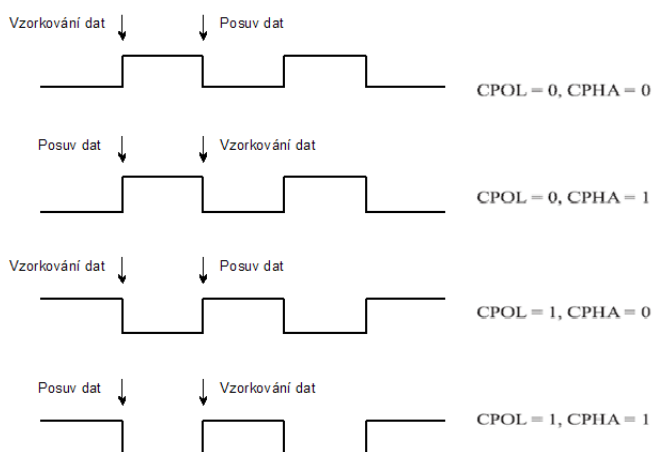
CS (Chip Select) – vstup CS, někdy také SS(Slave Select) nebo CE (Chip Enable), má každý obvod typu Slave. Je-li CS v neaktivní úrovni, je daný obvod neaktivní a jeho

výstup je ve vysoko-impedančním stavu. Vstupy CS jsou s obvodem Master propojeny samostatnými vodiči. Je-li ve funkci obvodu Master mikrokontrolér, tak se tyto vodiče připojují k některým z jeho portů, čímž je zajištěn snadný výběr obvodu, s kterým se má komunikovat. Data jsou přenášena vždy mezi obvodem Master a některým z obvodů Slave. Oba tyto obvody obsahují posuvné registry, které jsou v době přenosu dat propojeny podle schématu na obr. 3.



obr. 3 Přenos dat mezi Master a Slave

Při komunikaci generuje Master hodinový signál, který řídí posouvání obou posuvných registrů. Klidová úroveň signálu CLK a vztah mezi datovým a hodinovým signálem je dán parametry CPOL a CPHA jak ukazuje obr. 4. Je-li komunikace SPI realizováno specializovaným řadičem, pak je možné tyto parametry v řadiči nastavit. Při programové realizaci rozhraní SPI, musí být okamžiky, kdy se mění úrovně datových a hodinových signálů zvoleny tak, aby obvod, který přijímá, vzorkoval ustálená data.



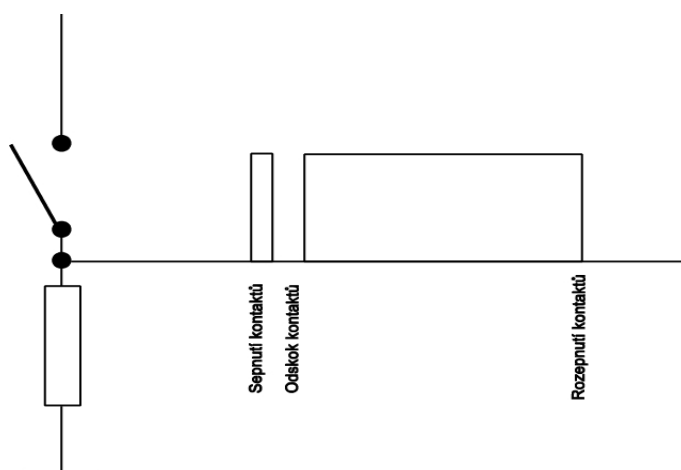
obr. 4 Příklad nastavení parametrů CPOL a CPHA

3 Periferie pro CoolRunnerII Starter Kit

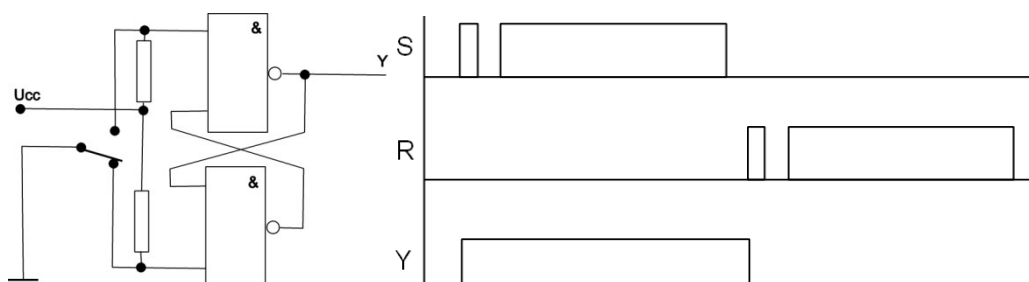
3.1 Modul tlačítek

Tento modul je sestaven z osmi tlačítek ošetřených proti zákmitu. K vývojovému přípravku se připojuje pomocí konektoru „Pin header – 1x6“. Jako tlačítka jsou použity mikrosplínače TACTS-65R. Pro ošetření zákmitu jsou použity RC členy a Schmittův klopný obvod.

Zákmit tlačítka znamená, že kontakt po stisku obvykle jednou nebo vícekrát odskočí, než zůstane v klidové poloze. Na obr. 5 je takový případ zobrazen. Tento jev vzniká u tlačítek, jejichž kontakty jsou skokově spínány a rozepínány. Odstranění lze dosáhnout dvěma základními způsoby. A to buď hardwarově, nebo softwarově. V tomto případě má být ošetření provedeno hardwarově. Nejčastější způsob tohoto ošetření je pomocí RS klopného obvodu. Příklad zapojení je na obr. 6.



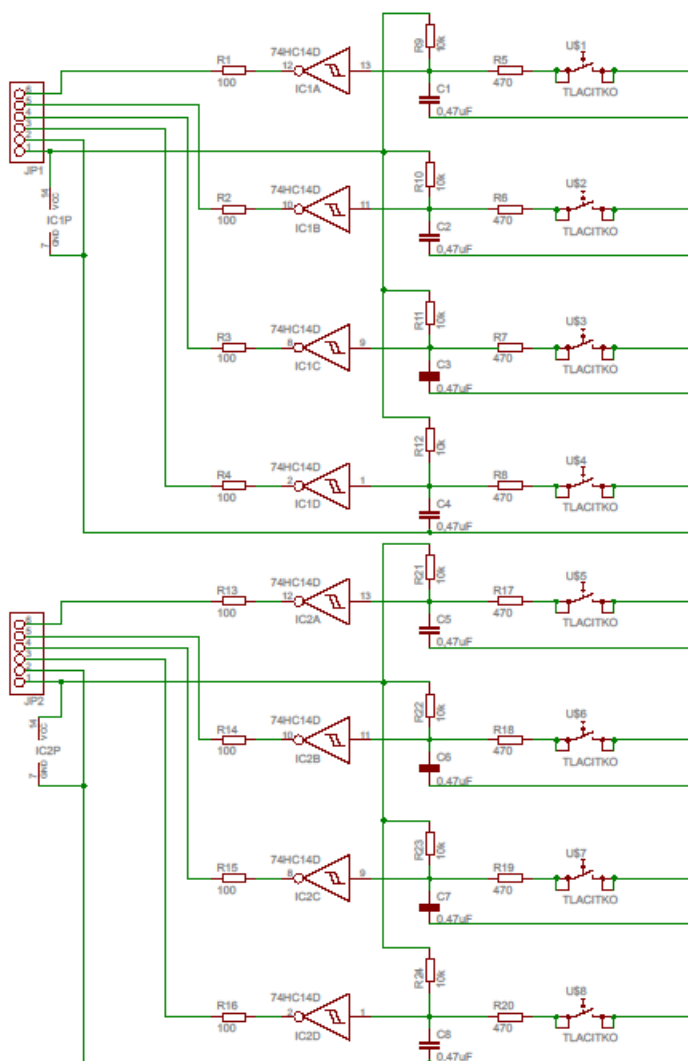
obr. 5 Odskok tlačítka s průběhem signálu



obr. 6 Přepínací tlačítko ošetřené RS klopným obvodem

Obvod je zapojen tak, že pokud je tlačítko rozepnuto je na resetovacím vstupu RS klopného obvodu logická jednička a na setovacím vstupu logická nula, pak je na výstupu klopného obvodu logická nula. Při přepínání tlačítka, když je kontakt mezi napěťovými úrovněmi, je RS klopný obvod udržován pomocnými rezistory ve stavu

paměti a na výstupu je stále logická nula. Při sepnutí tlačítka se na setovacím vstupu objeví logická jednička a na resetovacím vstupu logická nula. Tím se výstup klopného obvodu překlopí do logické jedničky. Tento druh ošetření je možné použít pouze pro přepínací tlačítko. Tedy tlačítko, které je v jedné poloze v logické nule a v druhé poloze v logické jedničce a při přechodu z krajních poloh je v nedefinovaném stavu. Pro tlačítka, která používám ve své práci, není tento způsob možný, jelikož při jakémkoli odskoku se tlačítko vrací zpět do opačné napěťové úrovně a není tedy ve stavu mezi napěťovými úrovněmi. Schéma zapojení je na obr. 7. U tohoto tlačítka je ošetření zákmitu provedeno pomocí RC členu a Schmittova klopného obvodu (SKO). Při nestisknutém tlačítku je RC člen uzemněn a na výstupu SKO je tedy logická nula. Při stisku tlačítka se začne RC člen nabíjet.

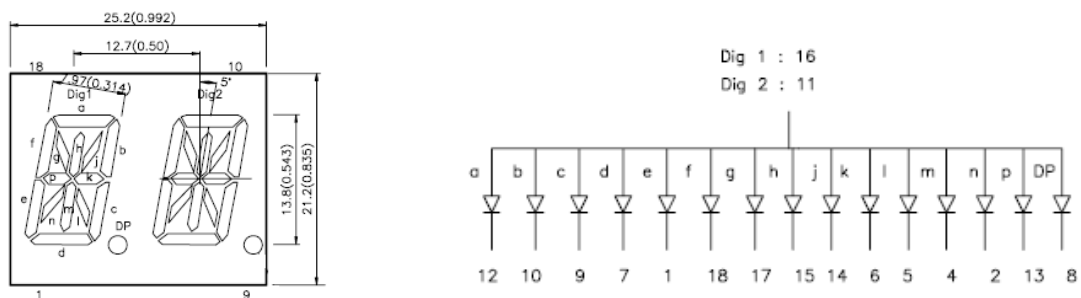


obr. 7 Schéma zapojení modulu tlačítek

Časovou konstantu RC členu je třeba volit delší než je maximální možná délka zákmitu tlačítka. V tomto případě je doba nabíjení RC členu 4,7 ms. Tato doba je vždy ještě prodloužena o dobu odskoku tlačítka. Při nabití RC členu na prahovou hodnotu napětí SKO se tento obvod překlopí. Při uvolnění tlačítka obvod pracuje obdobně. SKO se vyrábí v invertujícím provedení. To znamená, že by signál za SKO musel být invertován. Proto jsou tlačítka zapojena tak, aby v rozepnutém stavu byla na jejich výstupech logická jednička. Ta je následně pomocí SKO invertována a při rozepnutém tlačítku je na výstupu SKO logická nula.

3.2 Displej

Pro tuto periférii byl vybrán dvojciferný alfanumerický displej PDA 54-11 GWA od firmy Kingbright Elektronik. K ovládání displeje slouží jeho 18 pinů, které jsou k jednotlivým segmentům připojeny dle obr. 8. Z uvedeného obrázku je vidět, že je displej ovládán pomocí společné anody. Anoda pro dig1 je vyvedena na pin 16 a pro dig 2 na pin 11. Výběr segmentu se provádí přivedením kladného napětí na anodu digitu, který chceme rozsvítit a záporného napětí na anodu digitu, který ovládat nechceme. Pro rozsvícení segmentu displeje je tedy potřeba na příslušný pin přivést logickou nulu. Pin číslo tři není pro ovládání využit.



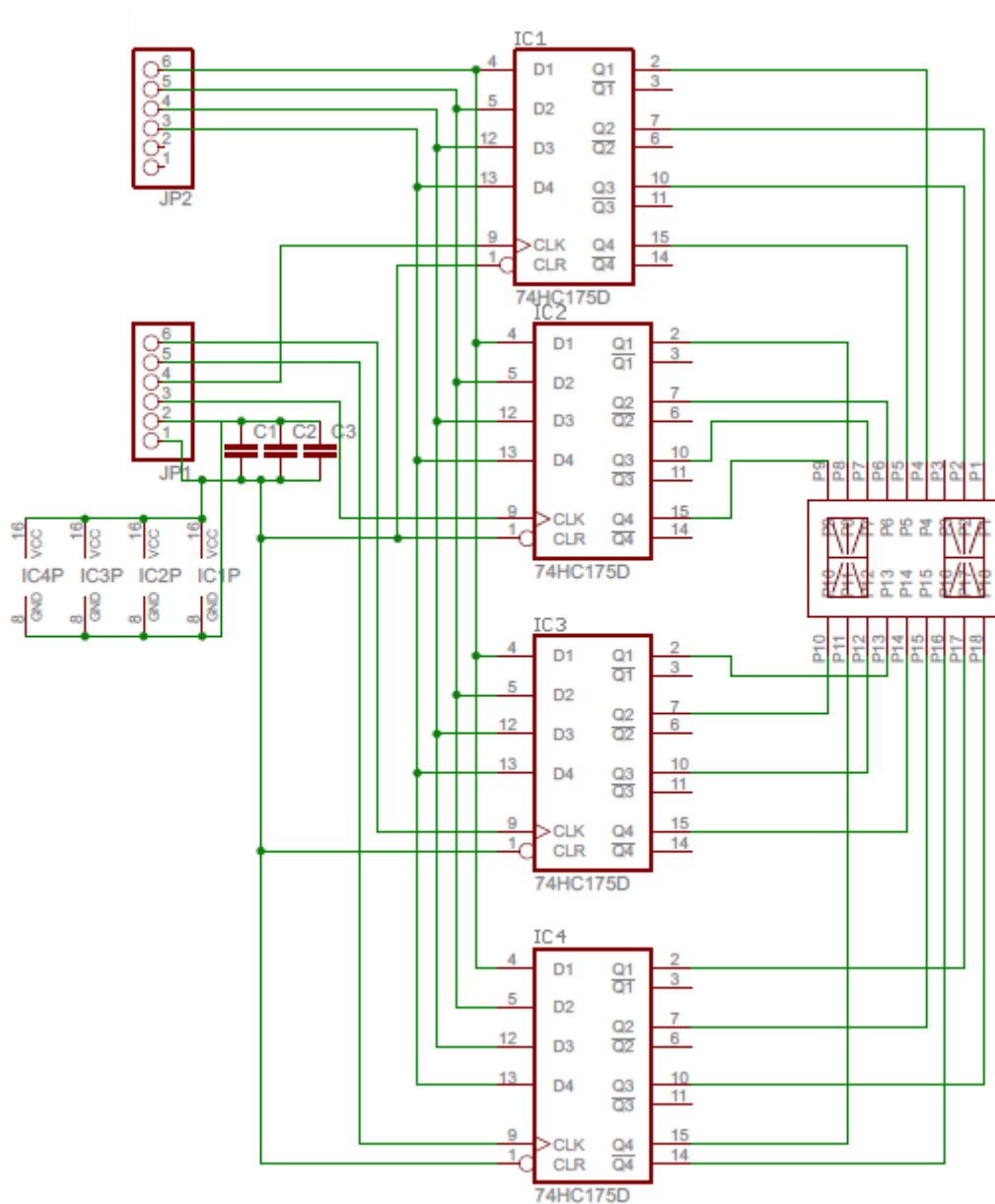
obr. 8 Připojení segmentů displeje na vývody [3]

Displej je ovládán celkem 17 piny, z nichž piny 11 a 16 jsou vždy vůči sobě negované (invertované). To znamená, že pro ovládání potřebujeme celkem 16 řídících signálů. Tato periférie má být připojena k vývojovému přípravku pomocí osmi bitové sběrnice. Je tedy potřeba vytvořit pomocný obvod pro zvýšení počtu ovládacích bitů. Jako nejvhodnější se ukázalo zapojení realizované pomocí čtyř čtyřbitových D klopných obvodů. Čtyři bity jsou datové a čtyři slouží jako adresové. Schéma zapojení je na obr. 9. Datovými vodiči jsou propojeny všechny vstupy klopných obvodů D.

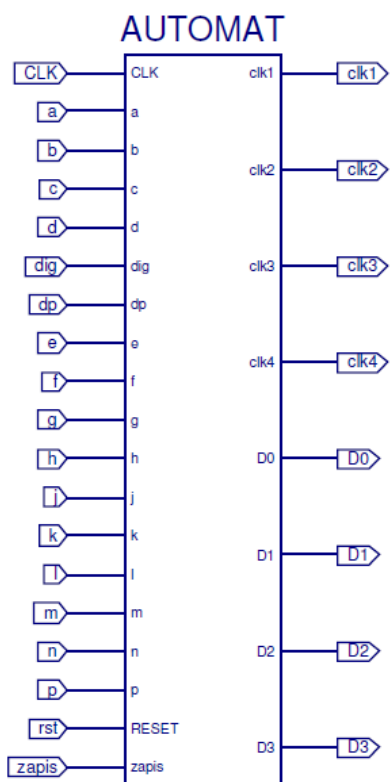
Adresování je provedeno přivedením hodinového signálu ke každému z obvodů po vlastním vodiči. Vlastní komunikace probíhá tak, že na datové sběrnici nastavíme kombinaci vždy pro čtyři segmenty a pomocí hodinového impulsu ji zapíšeme do odvodu, který příslušné segmenty ovládá. V tabulce 1 je uvedeno připojení segmentů ke klopným obvodům jednotlivých integrovaných obvodů (IO).

IO	IO1				IO2				IO3				IO4			
DKO	D0	D1	D2	D3	D0	D1	D2	D3	D0	D1	D2	D3	D0	D1	D2	D3
segmenty	m	e	n	l	dp	k	d	c	p	b	a	j	g	h	f	dig

tabulka1. Připojení segmentů ke KOD



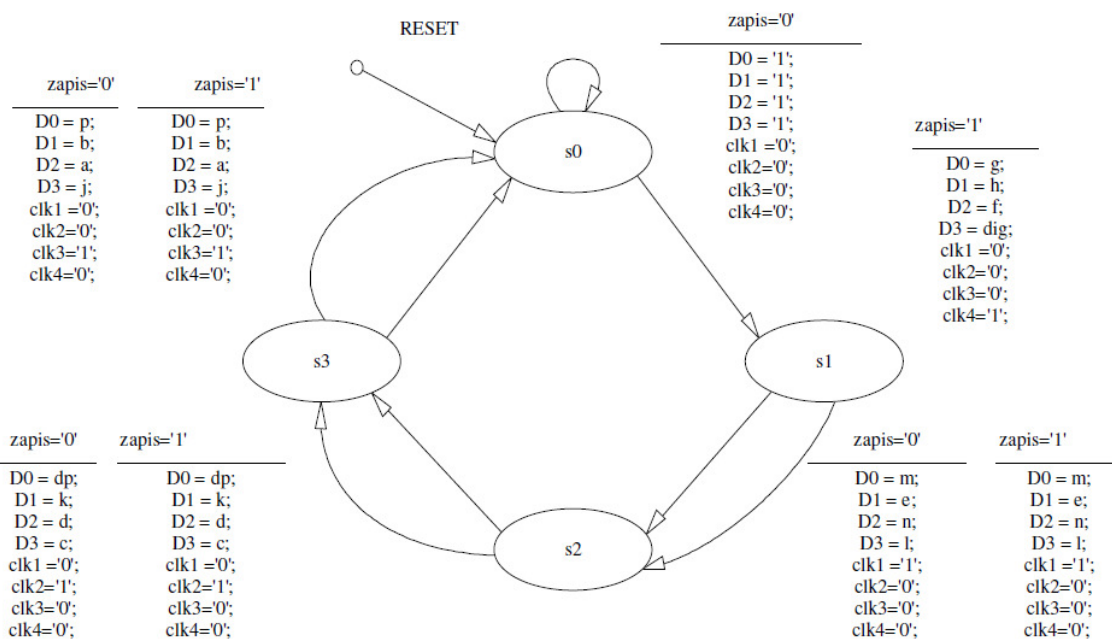
obr. 9 Schéma zapojení modulu s alfanumerickým displejem



obr. 10 Schéma ovládacího programu pro displej

Ovladač displeje je navržen tak, aby bylo možné na displeji rozsvítit libovolnou kombinaci segmentů na prvním či druhém digitu. Pro nastavení libovolného znaku je potřeba 15 pinů, které se dají nastavovat jednotlivě a pro výběr digitu je potřeba další jeden pin. Celkem tedy potřebujeme nastavit 16 pinů. Na obr. 10 je zobrazeno schéma ovládacího programu. Na vstup CLK je přiveden hodinový signál, který určuje rychlost zápisu do jednotlivých integrovaných obvodů. Na vstupy a, b, c, d, e, f, g, h, j, k, l, m, n, p, dp přivedeme logické hodnoty odpovídající požadovanému znaku. Vstup dig určuje, na kterém digitu se znak zobrazí. Přivedením logické jedničky

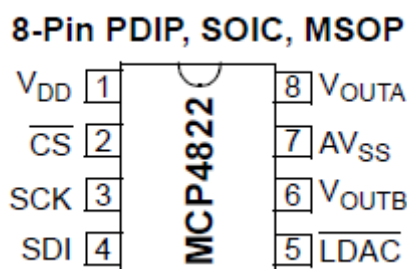
na vstup zapis provedeme zapsání do jednotlivých klopných obvodů. Jako první se zapisuje čtveřice bitů, která je připojena k displeji pomocí integrovaného obvodu ve schématu označeného jako IO4. Čtvrtý KOD tohoto obvodu ovládá anody digitů. Tím, že se zde zapíše jako první, zajistíme vybrání správného digitu už při rozsvěcení a zabráníme tak rozsvěcení segmentů na druhém digitu. Nastavení požadovaných hodnot do IO1, IO2 a IO3 je provedeno v následujících třech krocích. Toto je zajištěno pomocí synchronního sekvenčního obvodu (SSO) ve schématu označeného „AUTOMAT“, jehož schéma je na obr. 11. Po resetu je SSO ve stavu s0 a na jeho datových výstupech (D0 – D3) jsou logické jedničky a na adresových výstupech (CLK1 – CLK4) logické nuly. Při aktivaci tlačítka „zapis“ SSO pokračuje synchronně s hodinovým signálem přivedeným na vstup CLK, již nezávisle na stavu tlačítka zapis, postupně do stavu s1, s2 a s3. Zápis do IO4 je proveden při přechodu mezi stavy s0 a s1, do IO1 mezi stavy s1 a s2, do IO2 mezi stavy s2 a s3 a do IO3 mezi stavy s3 a s0. SSO je vybaven asynchronním resetem, který slouží k resetování SSO.



obr. 11 Schéma SSO AUTOMAT pro displej

3.3 D/A převodník

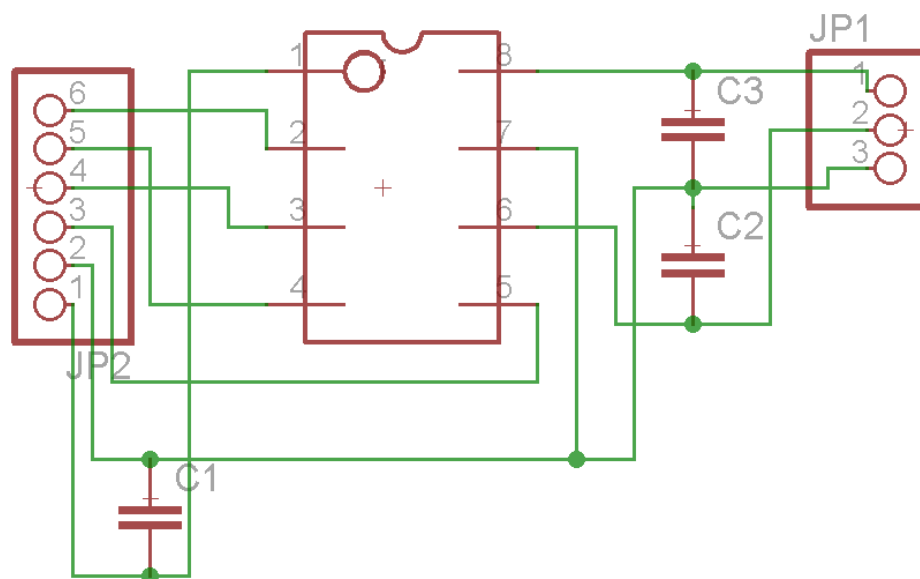
Tato periférie pro vývojový přípravek CoolRunnerII Starter kit obsahuje D/A převodník s komunikací SPI. Toto rozhraní je popsáno v kapitole 2. Pro tuto periférii vybrán převodník MCP 4822. Je to 12-ti bitový sériový převodník podporující komunikaci SPI. Na obr. 12, který je z katalogového listu, je zobrazeno pouzdro tohoto převodníku s označenými vývody.



obr. 12 Pouzdro převodníku MCP4822 [5]

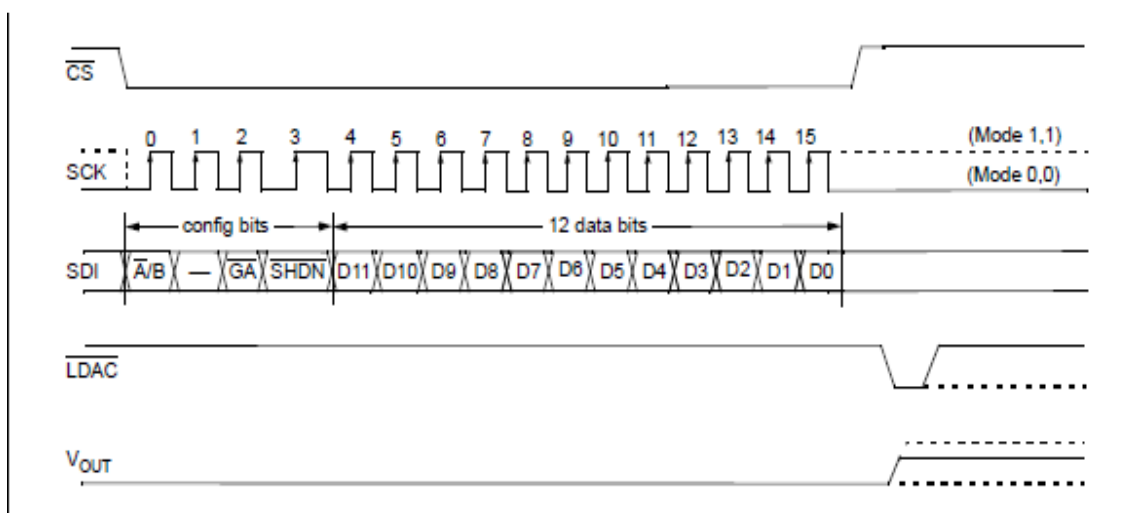
Na pin V_{DD} je připojeno napájecí napětí. Pro výběr obvodu, s kterým má probíhat komunikace, slouží vývod \overline{CS} . Dále je zapotřebí přivést na převodník hodinový signál a to na pin SCK. Pro nastavení DA převodníku a pro přivedení binární hodnoty, která má být převedena na analogovou slouží vývod SDI. Pin LDAC slouží pro zapsání převedené hodnoty na výstup V_{OUTA} nebo V_{OUTB} . Na vývod AV_{SS} je připojena digitální

zem, která zároveň slouží i jako analogová zem. Na obr. 13 je znázorněno zapojení tohoto převodníku.



obr. 13 Schéma zapojení modulu s D/A převodníkem

Zápis do převodníku MCP4822 je proveden pomocí 16-ti bitového slova. Zápis začíná nastavením pinu CS do logické nuly následovaný čtyřmi nastavovacími bity a dvanácti datovými bity přivedenými na pin SDI. Hodnoty těchto bitů se odečítají při náběžné hraně hodinového signálu (SCK) jak ukazuje obr. 14.



obr. 14 Průběh SPI komunikace pro D/A převodník [5]

Následné přivedení logické jedničky na pin CS způsobí zapsání převedené hodnoty do vstupního registru vybraného výstupu DA převodníku. Po přivedení logické nuly na pin LDAC je hodnota uložená ve vstupním registru převodníku převedena do

výstupního registru a přivedena na vybraný výstup. Jakékoli další hodinové signály, které na vstup převodníku přijdou po těchto 16-ti, jsou ignorovány. Na obr. 15 jsou zobrazeny jednotlivé bity přivedené na pin DIN a pod ním je uveden jejich význam.

Upper Half:							
W-x	W-x	W-x	W-0	W-x	W-x	W-x	W-x
$\overline{A/B}$	—	\overline{GA}	\overline{SHDN}	D11	D10	D9	D8
bit 15				bit 8			

Lower Half:							
W-x	W-x	W-x	W-x	W-x	W-x	W-x	W-x
D7	D6	D5	D4	D3	D2	D1	D0
bit 7				bit 0			

obr. 15 Pořadí a význam bitů SPI komunikace pro D/A převodník [5]

bit 15 A/B: Slouží pro výběr výstupu, na který se převedená hodnota zapíše.

1 = zapíše se na výstup V_{OUTB}

0 = zapíše se na výstup V_{OUTA}

bit 14 na hodnotě tohoto bitu nezáleží

bit 13 GA: Nastavuje jaký bude zisk na výstupu

$$1 = 1 \times (V_{out} = V_{ref} \times D / 4096) \quad (1)$$

$$0 = 2 \times (V_{out} = 2 \times V_{ref} \times D / 4096) \quad (2)$$

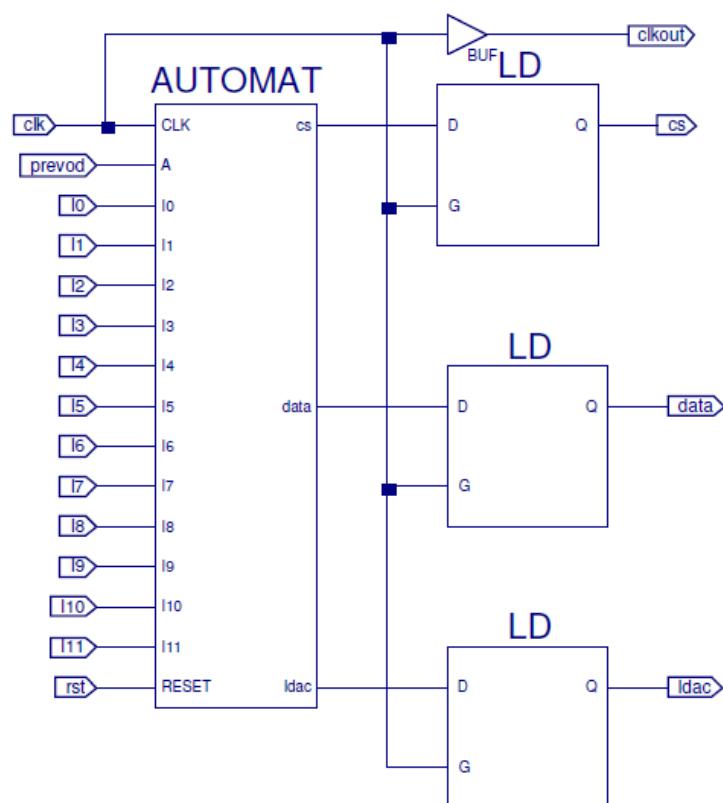
bit 12 SHDN: Nastavuje chování výstupu

1 = výstup reaguje na signál LDAC

0 = výstup je ve stavu vysoké impedance

bit 11 – 0 D11:D0: datové bity

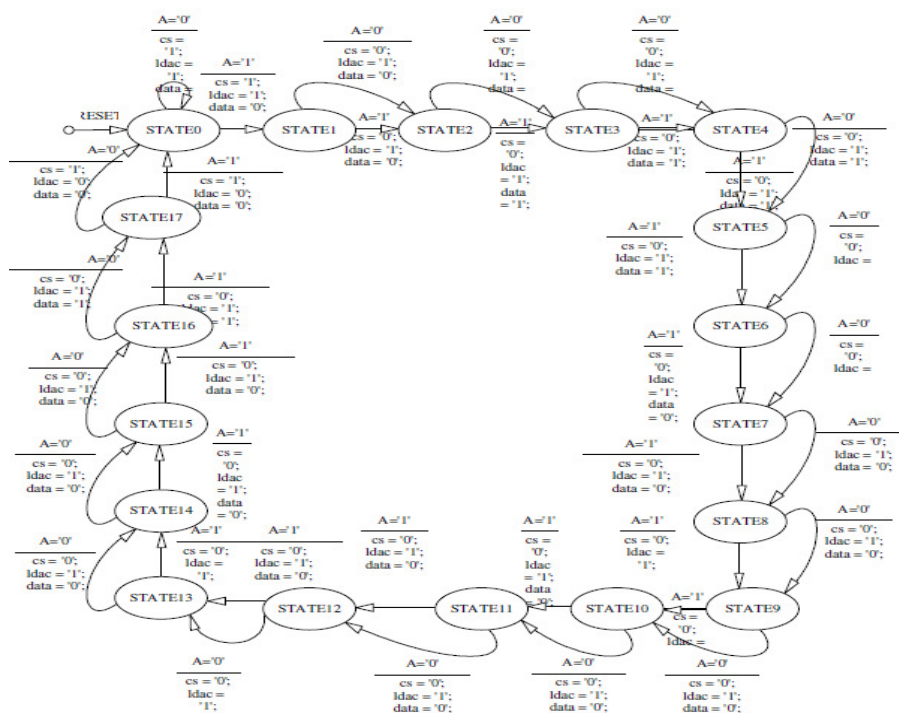
12-ti bitové slovo které obsahuje výstupní informaci. Může nabývat hodnot od 0 do 4095.



obr. 16 Schéma ovládacího programu pro D/A převodník

Ovladač pro D/A převodník je navržen tak, aby bylo možné na vstupech nastavit vstupní digitální kód a po stisku tlačítka převod proběhl samotný převod na analogovou veličinu. Program pro ovládání D/A převodníku, který je zobrazen na obr. 16, má patnáct vstupů a čtyři výstupy. Vstup clockin slouží pro přivedení hodinové frekvence do řídicího automatu. Touto frekvencí je řízena rychlost převodu. Jako zdroj frekvence je použita frekvence z přípravku CoolRunnerII. Vstup A slouží pro spuštění samotného převodu a reset je použit pro uvedení programu do výchozího nastavení. Výstup CS je spojen se stejnojmenným pinem CS D/A převodníku, který slouží pro výběr obvodu, s kterým se má komunikovat. V našem případě máme jen jeden obvod, takže můžeme tento bit natrvalo nastavit do hodnoty, kdy je umožněna komunikace mezi řídicím a ovládaným obvodem. Výstup MOSI slouží pro posílání řídicích dat na vstup D_{IN} DA převodníku. Po tomto výstupu se posílají jak nastavovací údaje, tak data která mají být převedena. Výstup LDAC slouží pro odblokování výstupu DA převodníku na kterém se má analogová hodnota převedeného napětí zobrazit. Výstup clockout slouží pro přivedení hodinového signálu na DA převodník. V AUTOMATU dochází k přechodu mezi jednotlivými stavy, a tedy i k nastavování hodnot na jeho výstupech, s náběžnou

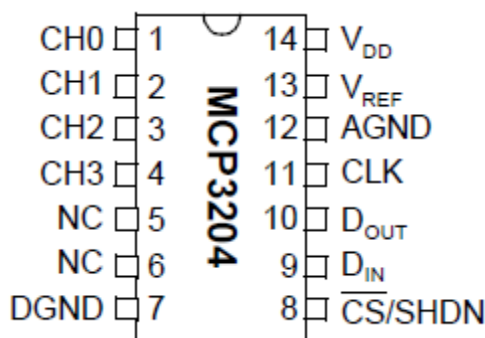
hranou hodinového signálu a fyzický převodník čte data také při náběžné hraně hodinového signálu. Aby byla zajištěna potřebná doba pro ustálení dat na vstupech D/A převodníku, jsou na těchto vstupech připojeny registry vytvořené klopnými obvody D. Tím je daná podmínka splněna. Součástíkou AUTOMAT, kterou vidíme na schématu výše, je realizován synchronní sekvenční obvod. Tímto obvodem je zajištěna správná posloupnost jednotlivých řídicích signálů při SPI komunikaci mezi DA převodníkem a CoolRunneremII. Schéma tohoto obvodu je uvedeno na obr. 17. Po spuštění programu se obvod nachází ve stavu „STATE0“. Zde je až do chvíle než je aktivován vstup A. Poté proběhne celý převod již nezávisle na hodnotě vstupu A. Při přechodu ze stavu STATE0 do stavu STATE1 je nastaven CS do logické nuly a nastaví se bit A/B do logické nuly. Tím je vybrán výstup V_{OUTA} . Při přechodech mezi dalšími stavy se postupně nastavují bity 14, jehož hodnota nemá žádný význam, bit GA, který je nastaven do logické jedničky a zisk je tedy dán rovnicí (1). Jako poslední se nastaví bit SHDN do logické jedničky, aby bylo možné sledovat analogovou veličinu na výstupu. V následujících dvanácti přechodech mezi stavy je do obvodu nahrán vstupní digitální kód, který má být převeden na analogovou veličinu. Tento kód je odečítán na vstupech I0 – I11 synchronního sekvenčního automatu. Při přechodu mezi stavy STATE17 a STATE0 se nastaví CS do logické jedničky a LDAC do logické nuly. To znamená, že výsledná analogová hodnota byla zapsána na vybraný výstup.



obr. 17 Schéma SSO AUTOMATU pro D/A převodníku

3.4 A/D převodník

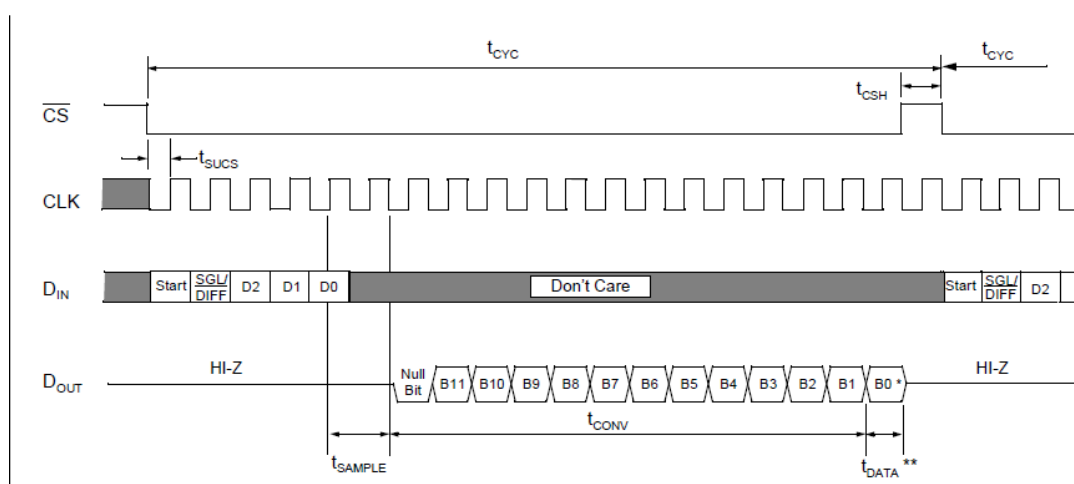
Další periferii, kterou máme pro vývojový přípravek CoolRunnerII vyrobit je A/D převodník, neboli analogově digitální převodník. Je to součástka určená pro převod analogové veličiny na digitální veličinu. Pro tuto periferii jsem vybral převodník MCP3204. Je to 12-ti bitový sériový AD převodník podporující komunikaci SPI. Na obr. 18 je zobrazeno jeho pouzdro s označenými vývody.



obr. 18 Pouzdro převodníku MCP3204 [4]

Piny označené CH0 – CH3 jsou vstupy, na které se přivádí analogové napětí. Tyto vstupy mohou pracovat buď jednotlivě, tedy napětí přivedené na tento vstup se vztahuje k analogové zemi, nebo diferenciálně. K vývodu DGND se připojuje digitální zem a k vývodu AGND analogová zem. Napájecí napětí je připojeno k pinu V_{DD} . Referenční vstup V_{REF} určuje analogový vstupní napěťový rozsah. Tedy digitální výstupní kód je funkcí vstupního signálu a referenčního vstupu podle rovnice (3).

$$\text{digitální výstupní kód} = \frac{4096 \cdot V_{IN}}{V_{REF}} \quad (3)$$



obr. 19 Průběh komunikace pro A/D převodník [4]

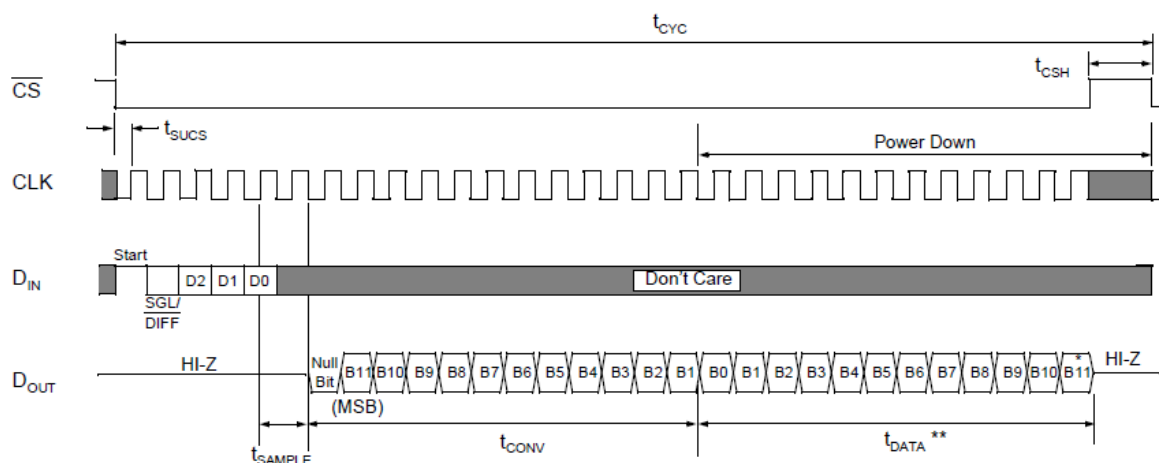
Pin CLK slouží pro přivedení hodinové frekvence. Konfigurační data pro nastavení vstupních kanálů jsou přiváděna na pin D_{IN}. Přes výstup D_{OUT} jsou odesílána převedená data. Ta se mění vždy se sestupnou hranou hodinového signálu. Vývod CS/SHDN slouží pro zahájení komunikace, nebo pro uvedení součástky do pohotovostního stavu. Průběh komunikace je zobrazen na obr. 19.

Bylo-li na převodník přivedeno napájecí napětí a zároveň byla na CS logická nula, je nutné pin CS nastavit do logické jedničky a následně zpět do logické nuly aby mohla začít komunikace. První hodinový impuls, kdy je nastaven CS v logické nule a vstup DIN v logické jedničce, představuje start bit sériové komunikace. Bit SGL/DIFF následující po start bitu říká, bude-li komunikace používat vstupní kanály jako jednotlivé nebo jako diferenciální. Následující tři bity (D0, D1 a D2) se používají pro nastavení vstupních kanálů. Následující obr. 20 obsahuje možná nastavení.

CONTROL BIT SELECTIONS				INPUT CONFIGURATION	CHANNEL SELECTION
SINGLE/DIFF	D2*	D1	D0		
1	X	0	0	single ended	CH0
1	X	0	1	single ended	CH1
1	X	1	0	single ended	CH2
1	X	1	1	single ended	CH3
0	X	0	0	differential	CH0 = IN+ CH1 = IN-
0	X	0	1	differential	CH0 = IN- CH1 = IN+
0	X	1	0	differential	CH2 = IN+ CH3 = IN-
0	X	1	1	differential	CH2 = IN- CH3 = IN+
*D2 is don't care for MCP3204					

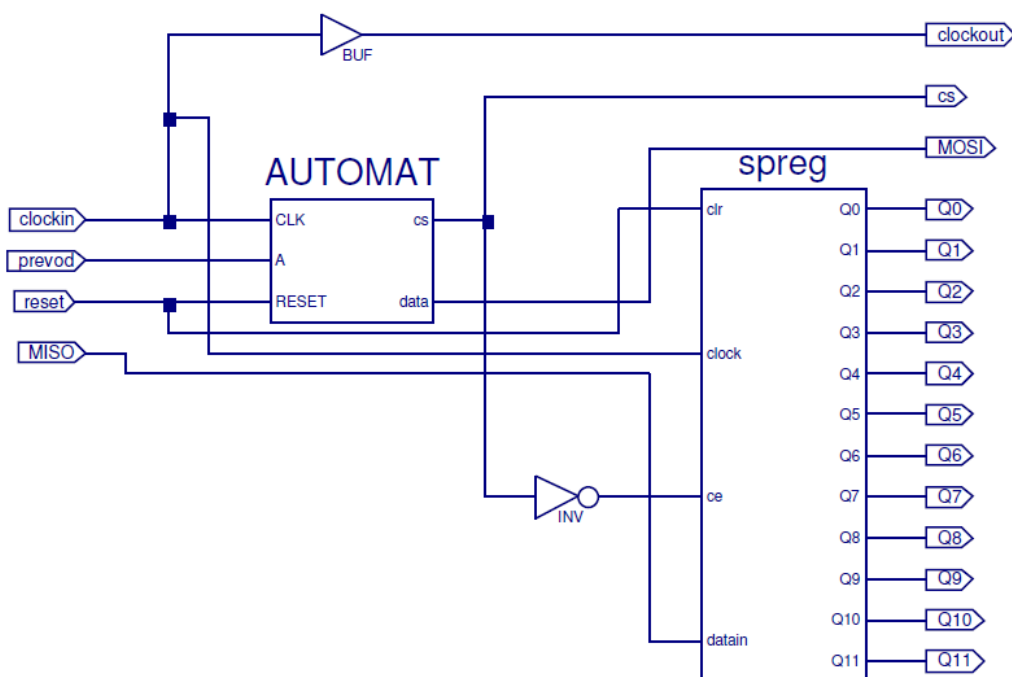
obr. 20 Nastavení vstupních kanálů A/D převodníku [4]

Po bitu D0 je potřeba jeden hodinový impuls na vzorkování. Převodník začíná vzorkovat analogový vstup při čtvrté náběžné hraně hodinového signálu a končí při sestupné hraně pátého hodinového impulsu od začátku komunikace. Při sestupné hraně následujícího impulsu se na výstupu objeví jeden bit v logické nule. Při následujících 12-ti bitech se na výstupu objeví výsledek převodu začínající MSB. Data jsou z výstupu



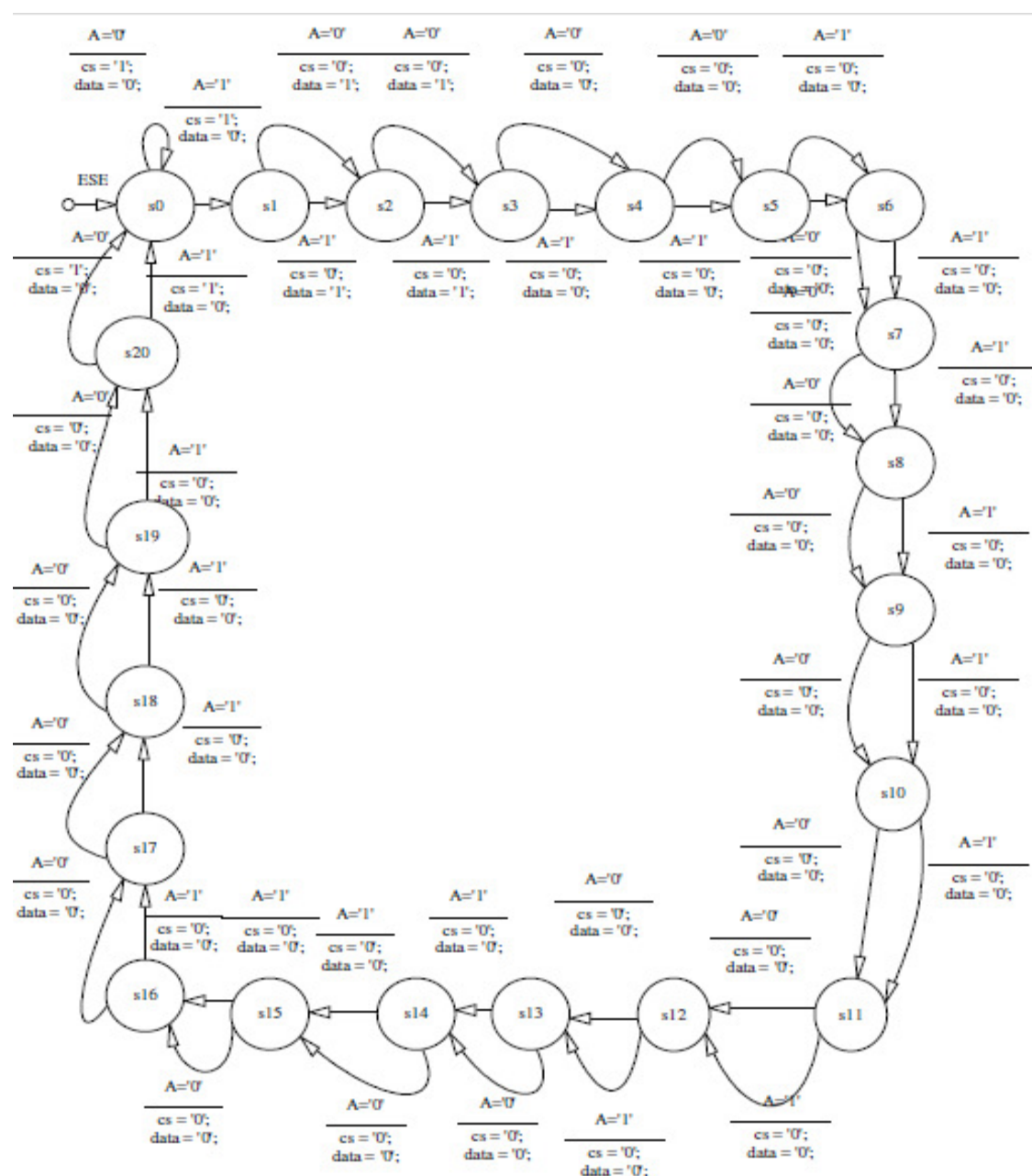
obr. 21 Prodloužený průběh komunikace pro A/D převodník [4]

Ovladač pro A/D převodník je navržen tak, že pro přivedení analogového napětí využívá kanál označený CH0. Obsluha má k dispozici dvě tlačítka a to reset, kterým obvod uvede do výchozího stavu a tlačítko start, kterým zahájí převod. Hodinová frekvence je brána z přípravku CoolRunnerII.



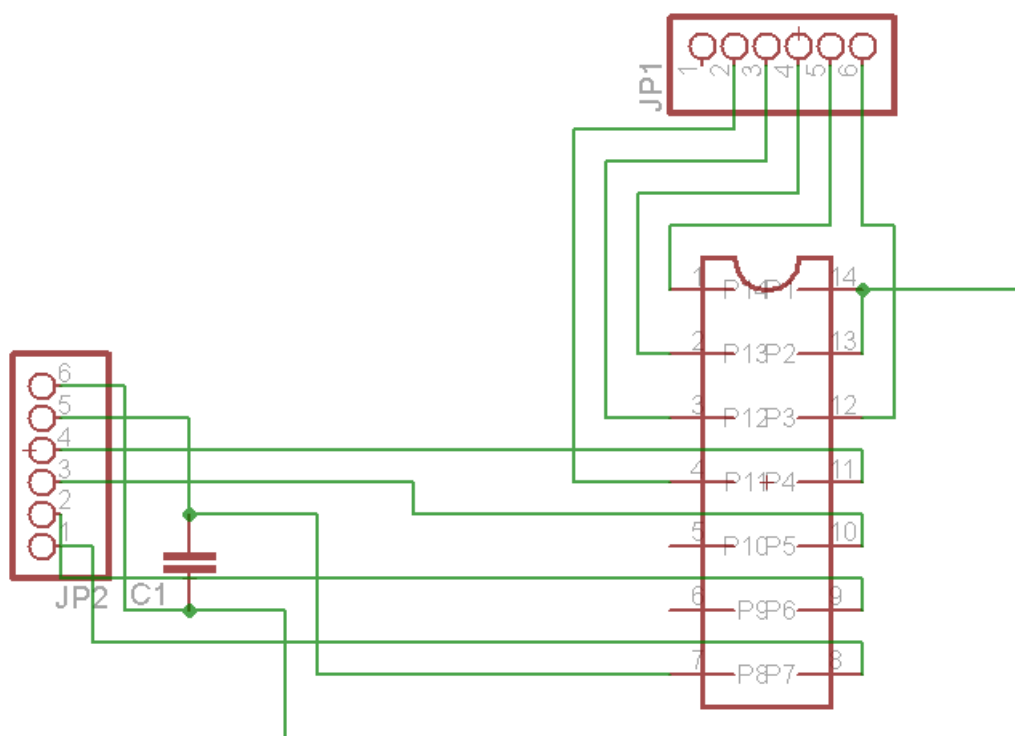
obr. 22 Schéma ovládacího programu pro A/D převodník

Na vstup MISO, který je spojen s pinem D_{OUT} u fyzického převodníku, jsou přiváděna převedená diskretní data. Ta se zapisují do sérioparalelního registru. Paralelní výstupy tohoto registru jsou vyvedeny na led diody vývojového přípravku a je tedy možné zobrazení diskretní převedené veličiny přímo na přípravku. Výstup MOSI je připojen na pin D_{IN} u fyzického převodníku. Po tomto pinu jsou posílány nastavovací bity pro A/D převodník. V našem případě jsou tyto bity generovány pomocí synchronního sekvenčního obvodu, který je ve schématu zapojení, uvedeném na obr. 22, nazván „AUTOMAT“.



obr. 23 Schéma SSO AUTOMAT pro A/D převodník

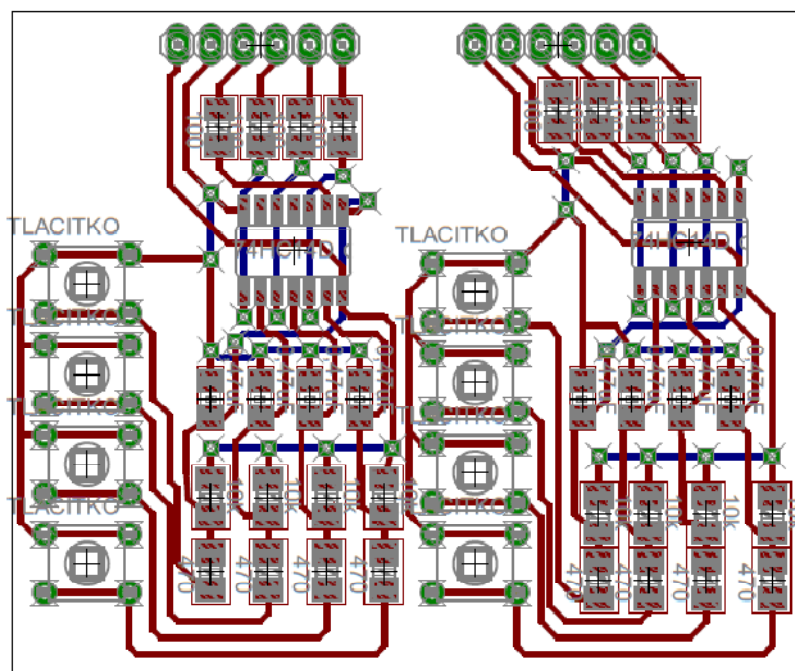
Tento synchronní sekvenční obvod zajišťuje správné nastavení jednotlivých signálů při komunikaci. Na obr. 23 je zobrazena vnitřní konstrukce SSO. Ve stavu s0 se čeká na přivedení logické jedničky na vstupu A. To se dosáhne stiskem tlačítka převod. Po jeho aktivaci se do A/D převodníku zapíše nastavovací bity a proběhne samotný převod. Zde již nezáleží na tom, zda je tlačítko převod aktivní či nikoliv. Mezi stavy s2 a s3 se nastavuje bit SGL/DIFF. Mezi s3 a s4 je nastavován bit D2, mezi s4 a s5 bit D1 a mezi s5 a s6 bit D0. Dalších 14 stavů je potřeba na provedení převodu a odeslání dat pomocí SPI do vývojového přípravku. Při přechodu mezi stavy s20 a stavem s0 dojde k nastavení hodnoty na pinu CS do logické jedničky. Tím je zajištěno, že před každým převodem musí být tento pin v logické jedničce a může tedy ihned začít další převod. Schéma zapojení A/D převodníku je na obr. 24.



obr. 24 Schéma zapojení A/D převodníku

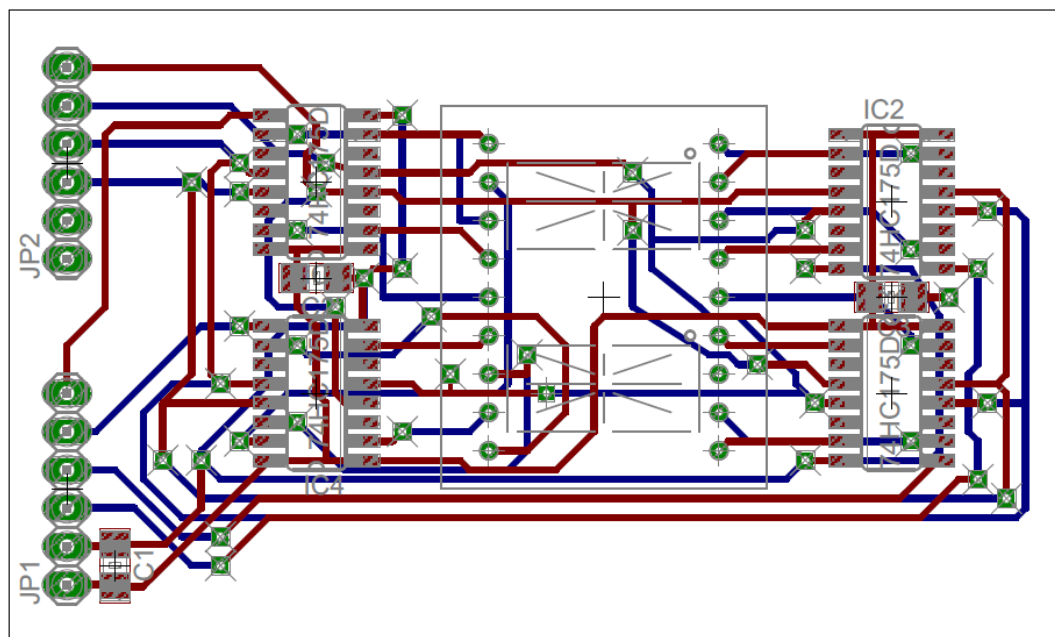
4 Návrhy desek plošných spojů

Desky plošných spojů jsou navrženy pro vývojový přípravek CoolRunnerII starter kit. Tento přípravek má vyvedené vstupně/výstupní piny na konektory „Pin header – 1x6“. Tento konektor je na desce osazen celkem osmkrát. Na každém je vyvedeno kladné napájecí napětí 3,3V a napájecí zem GND. Zbylé čtyři piny, každého z konektorů, jsou použity jako vstupně/výstupní piny. Plošné spoje jsou osazeny integrovanými obvody řady 74HCXXX a to z důvodu napájecího napětí. Tyto obvody pracují v rozsahu 2,0 – 6,0V a lze tedy použít napájecí napětí, které je vyvedeno na konektory. Návrhy plošných spojů jsou vytvořeny programem EAGLE 5.4.0 a jsou přiloženy na CD. Samotná realizace desek plošných spojů nebyla realizována, ale vše je pro ni připraveno a potřebné materiály jsou přiloženy na CD. Funkčnost zapojení byla ověřena zapojením na nepájivém poli.



obr. 25 DPS modulu s tlačítky

Na obr. 25 je deska plošného spoje s osmi tlačítky ošetřenými proti zákmitu. Deska je navržena tak aby se dala připojit ke CoolRunneru pomocí dvou konektorů „pinheader 1x6“, které jsou od sebe vzdáleny 10mm. Schéma zapojení, podle kterého je DPS vytvořena je na obr. 7. Tato DPS je dvoustranná a má rozměry (51,105 x 60,95) mm.

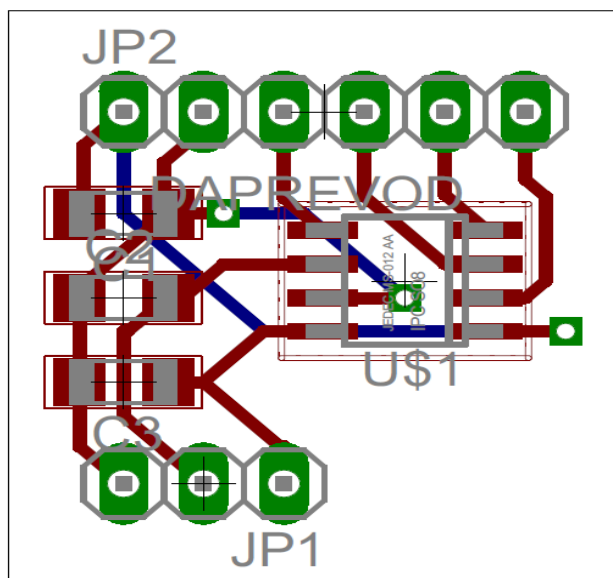


obr. 26 DPS modulu a alfanumerickým displejem

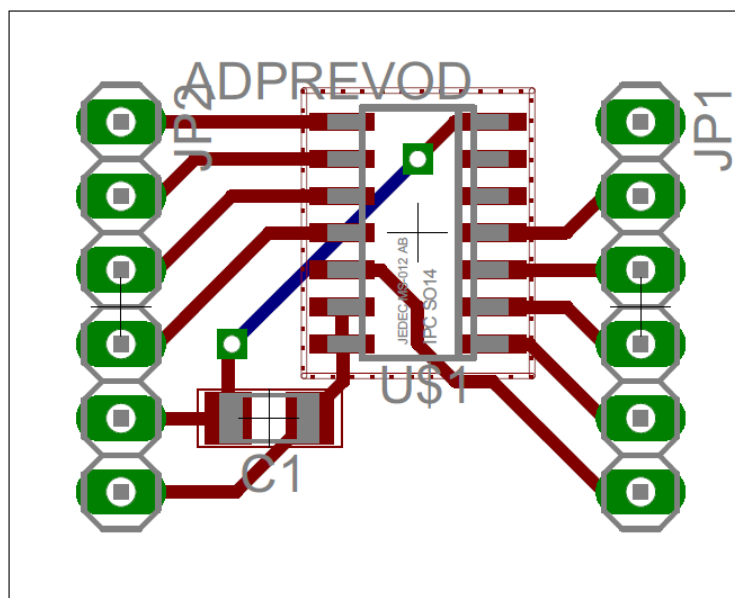
Na obr. 26 je zobrazena DPS s dvojitým alfanumerickým displejem. Deska je navržena tak, aby se dala připojit ke CoolRunneruII pomocí dvou konektorů „pinheader 1x6“, které jsou od sebe vzdáleny 10mm. Schéma zapojení, podle kterého je DPS vytvořena, je na obr. 9. Na první pin konektoru JP1 je přivedeno napájecí napětí a na druhý pin se přivádí GND. Třetí pin slouží pro připojení hodinového signálu ovládajícího integrovaný obvod IC2, čtvrtý pin je pro hodinový signál ovládající IC1, pátý pin je pro hodinový signál ovládající IC4 a šestý pin je pro hodinový signál ovládající IC3. Konektor JP2 je využit pouze pro datové signály. Třetí pin tohoto konektoru je připojen ke klopným obvodům D, které ovládají segmenty l, c, j a ke klopnému obvodu, jehož hodnota určuje, který digit bude rozsvícen. Čtvrtý pin je připojen ke klopným obvodům D, které ovládají segmenty n, d, a, f. Pátý pin je připojen ke klopným obvodům D, které ovládají segmenty e, k, b, h. Šestý pin je připojen ke klopným obvodům D, které ovládají segmenty m, dp, p, g. Tato DPS je dvoustranná a její rozměry jsou (69,8375 x 41,9) mm.

Na obr. 27 je zobrazena deska plošného spoje s D/A převodníkem. Schéma zapojení, podle kterého je deska zapojena, je na obr. 13. Konektorem JP2 se deska připojuje ke CoolRunneruII. U tohoto konektoru se na první pin zleva přivádí napájecí napětí na druhý GND. Na třetí pin se připojuje signál LDAC. Na čtvrtý pin je přiveden hodinový signál. Pátý pin je určen pro připojení signálu SDI. Na poslední pin se

připojuje signál CS. Konektor JP1 je určen pro zobrazování výsledků převodu. První pin zleva u tohoto konektoru slouží jako analogová zem. Na druhý pin je vyveden výstup V_{OUTB} a na třetí je vyveden výstup V_{OUTA} použitého převodníku. DPS je dvoustranná a má rozměry (19,355 x 21,58) mm.



obr. 27 DPS modulu s D/A převodníkem



obr. 28 DPS modulu s A/D převodníkem

Na obr. 28 je deska A/D převodníku. Schéma zapojení, podle kterého je deska navržena, je na obr. 24. Konektor JP2 je určen pro připojení k vývojovému přípravku a konektor JP1 slouží pro přivedení analogového napětí na jeden ze vstupů. Na pin jedna konektoru JP2 se přivádí napájecí napětí, na druhý se přivádí napájecí zem na třetí

hodinový signál, na čtvrtý se přivádí signál D_{OUT} , na pátý signál D_{IN} a na šestý se přivádí signál CS/SHDN. První pin konektoru JP1 není připojen. Druhý je spojen s kanálem CH1 použitého A/D převodníku. Třetí je spojen s CH2, čtvrtý s CH3 a pátý s kanálem CH4. Šestý pin tohoto konektoru je spojen s analogovou zemí. DPS je dvoustranná a její rozměry jsou (25,07 x 20,31) mm.

Závěr

Hlavním cílem této bakalářské práce bylo vytvořit sadu čtyř periferních modulů pro vývojový přípravek CoolRunnerII Starter Kit. Modul tlačítek byl zhotoven z požadovaných mikropsínačů a ošetření zákmitu bylo provedeno pomocí RC členu a Schmittova klopného obvodu. Modul displeje byl sestaven z alfanumerického segmentového LED displeje dle požadavku zadání a ovládací obvod je sestaven pomocí čtyř čtyřbitových klopných obvodů D. Pro modul A/D převodníku i D/A převodníku byly vybrány převodníky podporující komunikaci SPI. Pro tyto moduly byly navrženy zapojení a vytvořeny zdrojové soubory pro vytvoření plošných spojů. Funkce zapojení byla ověřena na nepájivém poli.

Dalším úkolem bylo vytvoření ovládačů pro navržené periferní moduly. Ovladače jsou navrženy tak, aby ověřily funkčnost jednotlivých zapojení a je jimi realizována sériová komunikace SPI, která je popsána ve druhé kapitole této bakalářské práce. Všechny ovladače jsou navrženy v softwarovém nástroji ISE WebPack firmy Xilinx, který je používán na cvičeních z předmětu Číslicová elektronika.

Ovladače k vytvořeným periferiím a návrhy desek plošných spojů, které byly vytvořeny programem EAGLE 5. 4. 0 jsou na přiloženém CD.

Literatura

- [1] **GM Elektronik.** *Elektronické součástky* [online]. 10. 5. 2009
URL:<<http://www.gme.cz/cz/index.php?page=electronic>>
- [2] **Hrbáček, Jiří.** *Komunikace mikrokontroléru s okolím – 1. díl*, Praha: BEN – technická literatura, 1999. ISBN 80-86056-42-2
- [3] **Kingbright.** *PDA 54-11GWA Datasheet* [online]. 10. 4. 2009 URL: <[http://www.kingbright.com/manager/upload/pdf/PDC54-11GWA\(Ver1189413588.9\)](http://www.kingbright.com/manager/upload/pdf/PDC54-11GWA(Ver1189413588.9))>
- [4] **Microchip.** *MCP3204/MCP3208 Data Sheet* [online]. 10. 4. 2009
URL:< <http://ww1.microchip.com/downloads/en/DeviceDoc/21298e.pdf>>
- [5] **Microchip.** *MCP4821/MCP4822 Data Sheet* [online]. 10. 4. 2009
URL:<<http://ww1.microchip.com/downloads/en/DeviceDoc/21953a.pdf>>
- [6] **Pinker J., Poupa M.** *Číslicové systémy a jazyk VHDL*, Praha: BEN – technická literatura, 2006. ISBN 80-7300-198-5
- [7] **Plíva, Z.** *Eagle prakticky*, Praha: BEN – technická literatura, 2007.
ISBN 978-80-7300-227-5
- [8] **Transfer multisort elektronik.** *Katalog on-line* [online]. 10. 5. 2009
URL:<<http://www.tme.eu/cz/katalog/index.phtml#main>>
- [9] **Xilinx.** *CPLD I/O User Guide* [online]. 10. 4. 2009
URL:< http://www.xilinx.com/support/documentation/user_guides/ug445.pdf>